

DISEÑO Y SIMULACION DE UN CIRCUITO INTEGRADO PARA EL CONTROL DE UN MOTOR PAP, UTILIZANDO PROGRAMACION VHDL

DESIGN AND SIMULATION OF INTEGRATED CIRCUIT FOR CONTROL OF MOTORS PAP, WITH VHDL PROGRAMATION VHDL

Darío Utrilla Salazar¹

RESUMEN

En el presente informe se describe el diseño de un circuito integrado desarrollado para controlar motores paso a paso (PAP), utilizando un dispositivo FPGA, obtenido mediante programación VHDL y técnicas de diseño digital avanzado. En primer lugar se presentan las características básicas de los motores paso a paso, luego los procedimientos realizados, comenzando por la descripción del entorno de control utilizado. A continuación, se detalla el diseño del circuito integrado para el control del motor paso a paso y su implementación en un FPGA a través de herramientas de diseño digital avanzado. Por último se muestran las simulaciones obtenidas del diseño mostrando su funcionamiento.

Palabras clave.-Diseño digital, FPGA, VHDL.

ABSTRACT

In the present report the design of an integrated circuit is described developed to control motors step by step (PAP), by means of a device FPGA, obtained by means of programming VHDL and techniques of advanced digital design. In the first place the basic characteristics of the motors appear step by step, soon the made procedures, beginning by the description of the surroundings of used control. Next, one step by step details to the design of the integrated circuit for the control of the motor and its implementation in a FPGA through tools of advanced digital design. Finally they are to the obtained simulations of the design showing his operation.

Key words.- Digital design, FPGA, VHDL.

INTRODUCCION

El motor paso a paso (PAP), como todo motor eléctrico, es en esencia un convertidor electromecánico que transforma la energía eléctrica en mecánica; pero de un modo muy particular que constituye actualmente una categoría muy especial.

En efecto, mientras que para un motor eléctrico convencional, el rotor gira libremente al aplicar una tensión comprendida dentro de ciertos límites, el motor

paso a paso está diseñado de tal manera que el rotor gira un determinado ángulo proporcional a la "codificación" de tensiones aplicadas a sus entradas[1].

Existen tres tipos de motores paso a paso (PAP):

- Motor PAP de imanes permanente
- Motor PAP de reluctancia variable
- Motor PAP híbridos.

Los primeros de la lista:

¹Docente investigador de la Facultad de Ingeniería Eléctrica y Electrónica de la Universidad Nacional de Ingeniería

Motores PAP de imanes permanentes.- Están constituidos básicamente por un rotor sobre el que van aplicados distintos imanes permanentes y por un cierto número (generalmente cuatro) de bobinas excitadoras en su estator. El rotor, que posee una polarización magnética constante, gira para orientar sus polos de acuerdo al campo magnético creado por las fases del estator.

Toda la conmutación (excitación de las bobinas) debe ser externamente manejada por un controlador y habitualmente, los motores y controladores están diseñados para que el motor pueda ser mantenido en una posición o rotar en uno u otro sentido.

En los motores de reluctancia variable.- El rotor está formado por un material ferromagnético que tiende a orientarse de modo que facilite el camino de las líneas de fuerza del campo magnético generado por las bobinas de estator. No contiene, por tanto, imanes permanentes.

Los motores híbridos.- Combinan el modo de funcionamiento de los dos anteriores [1].

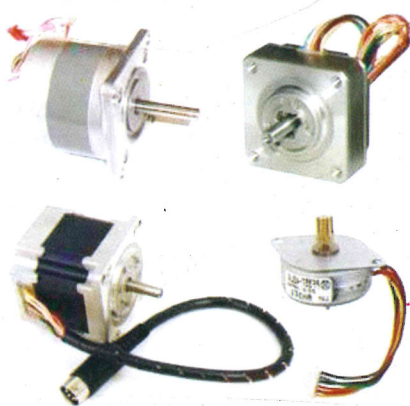


Fig. 1 Tipos de motores PAP.

En los motores paso a paso la señal de control consiste en trenes de pulsos que van actuando rotativamente sobre una serie de electroimanes dispuestos en el estator. Por cada pulso recibido, el rotor del motor gira un determinado número discreto de grados. Para conseguir el giro del rotor en un determinado número de grados, las bobinas del estator deben ser excitadas secuencialmente a una frecuencia que determina la velocidad de giro. Dentro de los motores paso a paso de imán permanente existen dos tipos: bipolares y unipolares. Estos últimos suelen tener 8, 6 ó 5 cables

de salida, dependiendo de su conexionado interno. Este tipo se caracteriza por ser más simple de controlar. Un esquema sencillo de este tipo de motores se muestra en la Fig. 2, para el caso de un motor unipolar de 6 cables.

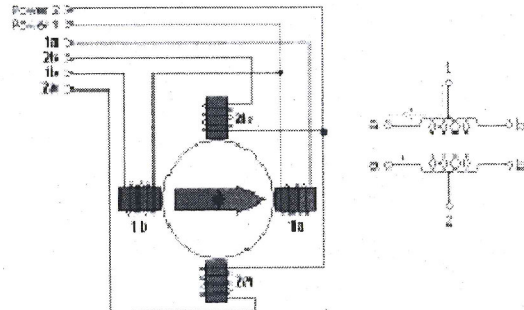


Fig. 2 Esquema de un motor paso a paso Unipolar con 6 cables de salida.

Para la realización del proyecto se utilizó un motor paso a paso de imán permanente unipolar. La mayoría de estos motores pueden ser manejados a frecuencias de audio permitiendo un giro rápido y, con un controlador apropiado, pueden ser arrancados o parados en posiciones controladas. Los motores paso a paso son ideales para la construcción de mecanismos en donde se requieren movimientos muy precisos [2].

La principal característica de estos motores es el hecho de poder moverlos un paso por cada pulso que se le aplique. Este paso puede variar desde 90° hasta pequeños movimientos de tan solo 1.8° (e incluso hasta de 0.72°), es decir, que para realizar un giro completo (360°) se necesitarán 4 pasos en el primer caso, y 200 para el segundo caso[2], ver tabla 1.

Tabla 1. Secuencia de bits para el control de un motor PAP unipolar.

Paso	Secuencia 1 (Normal)				Secuencia 2 (Fave Drive)				Secuencia 3 (Medio Paso)			
	A	B	C	D	A	B	C	D	A	B	C	D
1	1	1	0	0	1	0	0	0	1	0	0	0
2	0	1	1	0	0	1	0	0	1	1	0	0
3	0	0	1	1	0	0	1	0	0	1	1	1
4	1	0	0	1	0	0	0	1	0	1	1	0
5									0	0	1	0
6									0	0	1	1
7									0	0	0	1
8									1	0	0	1

DESARROLLO EXPERIMENTAL

El software para la implementación del circuito de control de motores paso a paso en un FPGA fue el PROJECT NAVIGATOR de XILINX, cuyo procedimiento es el siguiente:

- Se inicia el programa Project-Navigator de Xilinx. Seleccionando File → New Project.
- Se crea un proyecto nuevo en la carpeta C:\Xilinx\bin\motorpap.

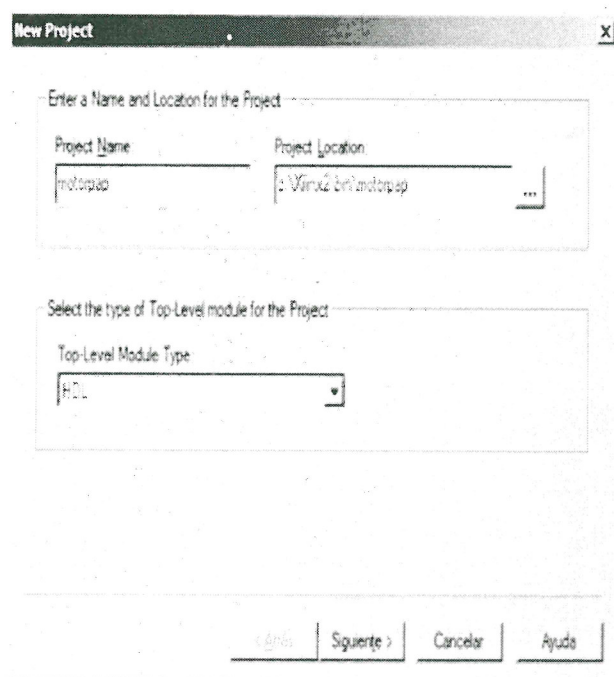


Fig. 3 Creación de un nuevo proyecto.

- Seleccionar las características del dispositivo a utilizar:

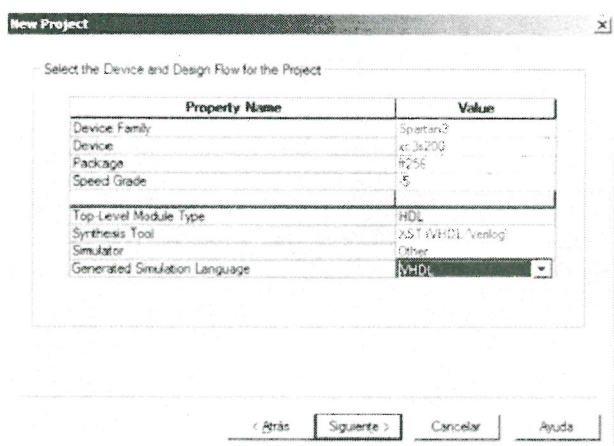


Fig. 4 Selección de características del dispositivo.

- Avanzar las siguientes ventanas hasta que tenga la siguiente apariencia:

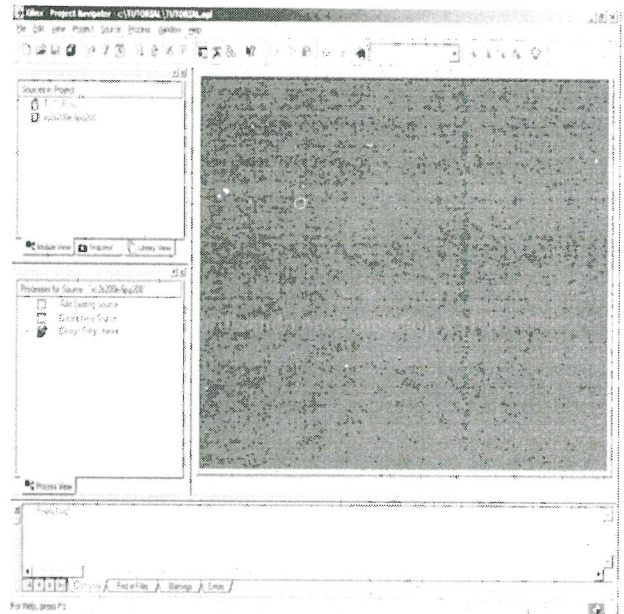


Fig. 5 Ventana de ingreso de programa.

- Se crea un módulo VHDL con el nombre de motorpap.vhd seleccionando el menú Project → New Source.

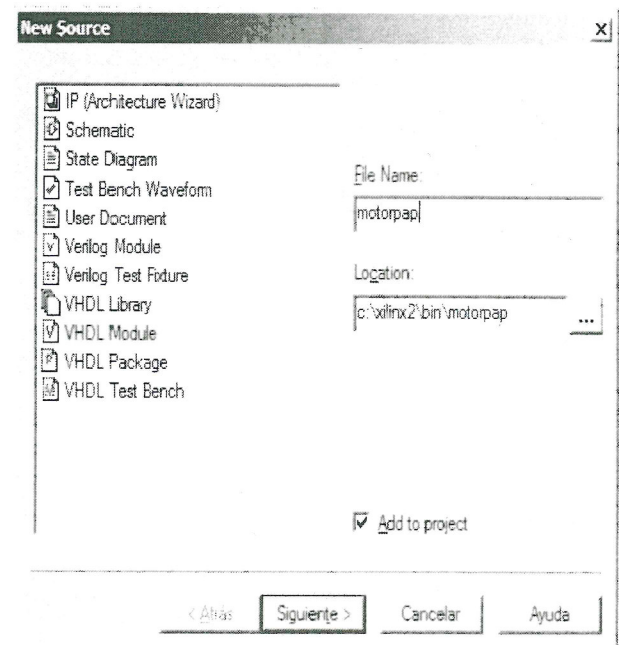


Fig. 6 Creación de módulo VHDL.

- Asignamos el nombre de la arquitectura y definimos las entradas y salidas de la entidad [3].

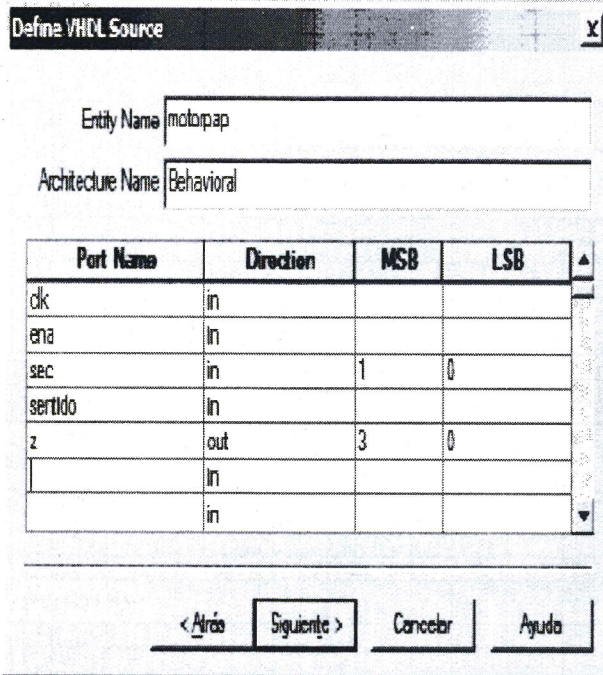


Fig. 7 Asignación de entidad y arquitectura.

g. Pulse el botón siguiente y a continuación se realiza la descripción del control de motor paso a paso utilizando los diferentes estilos de VHDL. Se muestra parte del código desarrollado:

```

motorpap.vhd - ISE Text Editor
File Edit
1 library IEEE;
2 use IEEE.STD_LOGIC_1164.ALL;
3 use IEEE.STD_LOGIC_ARITH.ALL;
4 use IEEE.STD_LOGIC_UNSIGNED.ALL;
5
6 entity motorpap is
7     Port ( clk : in std_logic;
8           ena : in std_logic;
9           sec : in std_logic_vector(1 downto 0);
10          sertido : in std_logic;
11          z : out std_logic_vector(3 downto 0));
12 end motorpap;
13
14 architecture Behavioral of motorpap is
15     architecture solution of cont_paso is
16         type estados is (S0,S1,S2,S3,S4,S5,S6,S7);
17         signal EF,ES: estados;
18         signal reloj: std_logic;
19 begin
20         .....
21         -- DIVISOR DE FRECUENCIA
22         process(clk)
23             Variable cuenta: std_logic_vector(2 downto 0);
24         begin
25             if clk='1' and clk'event then
26                 if ena='1' then
27                     cuenta := cuenta+1;

```

Fig. 8 Ingreso de programa VHDL.

Se verifica la sintaxis, si contiene errores es el momento de corregirlos.

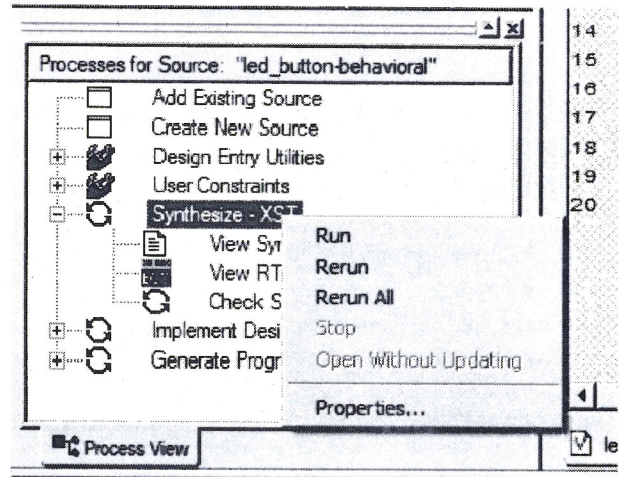


Fig. 9 Verificación de sintaxis.

Seleccione el proceso de síntesis-XST y ejecute el comando Process → Run.

h. Ingrese al editor de dependencias para asignar los pines de I/O de la entidad en el FPGA.

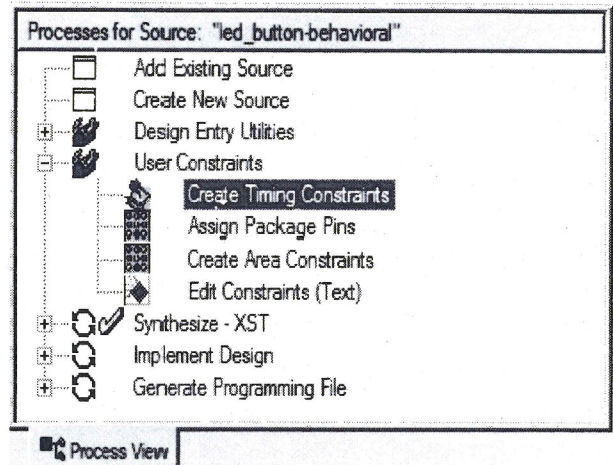


Fig. 10 Síntesis del programa.

Seleccione la ficha ports del editor y asigne los siguientes pines:

Port Name	Port Direction	Location	Pad to Setup	Clock to Pad
boton	INPUT	p135		
enable	OUTPUT	p181	N/A	
led	OUTPUT	p111	N/A	

Fig. 11 Asignación de pines del I.C.

Grabar y cerrar el editor de dependencias.

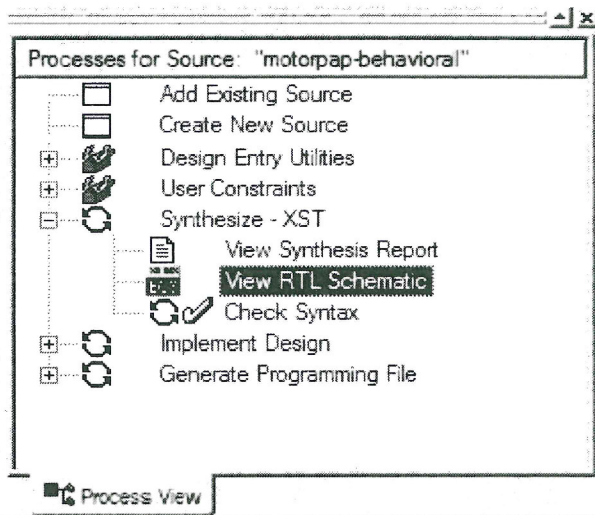


Fig. 12 Verificación del esquemático.

- i. Se puede examinar el circuito generado utilizando el proceso: View RTL Schematic [4]. Cuyo resultado se muestra a continuación

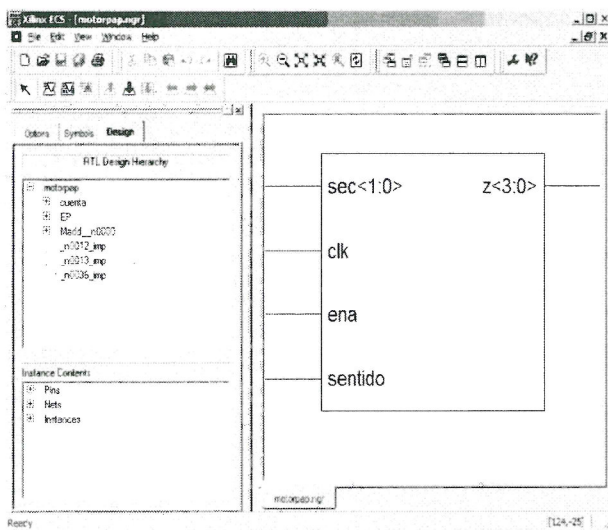


Fig. 13 Diagrama esquemático del diseño.

- j. Ejecutar el proceso «Place and Routing» para colocar las ecuaciones lógicas del circuito (producto de la síntesis) teniendo en cuenta las asignaciones de los recursos realizadas en el paso anterior.

Revisar el archivo motorpap.pad (opción Pad Report) para verificar si la asignación de las entradas y salidas de la entidad corresponden a los pines del FPGA.

- k. Para generar el archivo Bitstream (motorpap.bit) seleccione la opción de propiedades del proceso Generate Programming File.

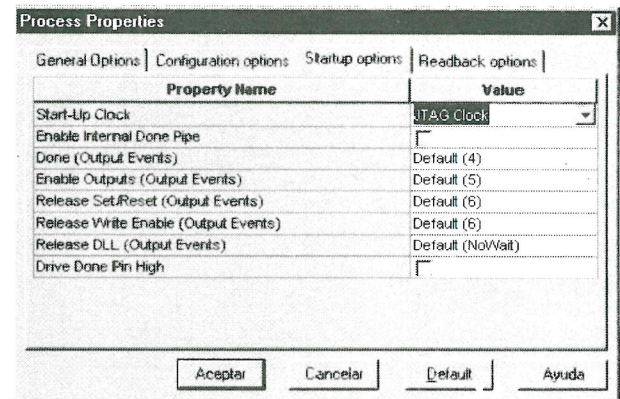


Fig. 14 Implementación del circuito.

Seleccione primero la ficha Startup options y seleccione en la casilla Start-Up Clock la opción JTAG Clock[4].

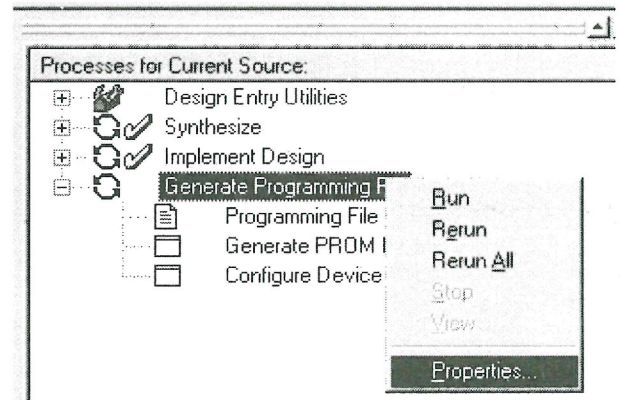


Fig. 15 Configuración del I.C.

Luego seleccione la ficha Readback options y seleccione la casilla Create Mask File. Pulse finalmente Aceptar y Run para ejecutar el programa: Configura Device (IMPACT).

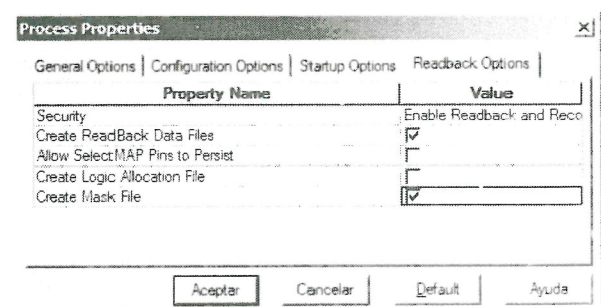


Fig. 16 Creación de mascara de archivos.

1. Si la tarjeta está conectada al puerto E/S se reconocerá el dispositivo de manera automática. Seleccione al dispositivo que se muestre en la siguiente figura y pulse el comando Operations → Program.

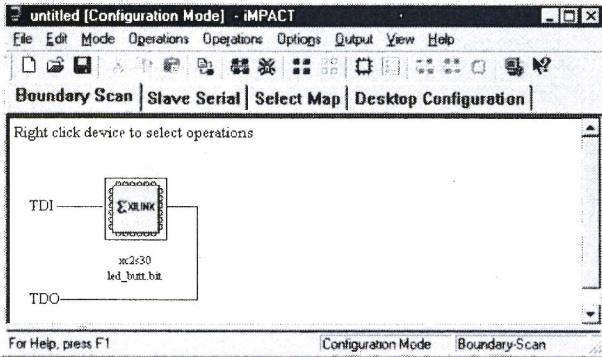


Fig. 17 Reconocimiento de dispositivo.

Pulse OK y espere a que el proceso de Configuración y verificación finalice. Usted puede seleccionar sólo configuración quitando en la casilla la opción Verify.

- m. Si el proceso finalizó correctamente, se debe mostrar el siguiente mensaje.

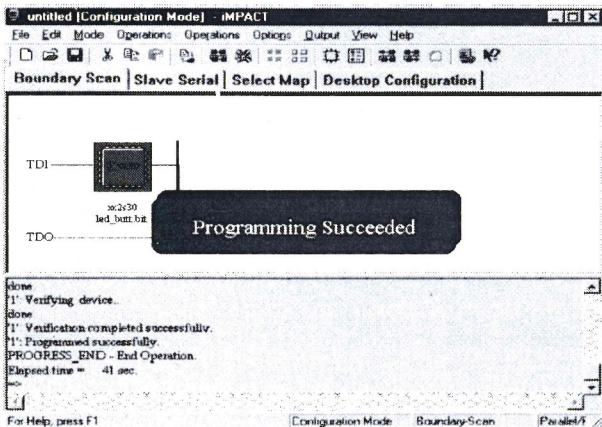


Fig. 18 Finalización del proceso en el FPGA.

- n. El FPGA ha sido configurado correctamente.

SIMULACION DEL DISEÑO

Una vez logrado el diseño del circuito integrado se realizó la simulación utilizando la herramienta MAX PLUS II de ALTERA, obteniéndose resultados satisfactorios. En la Fig. 19 se muestra los resultados de la simulación final.

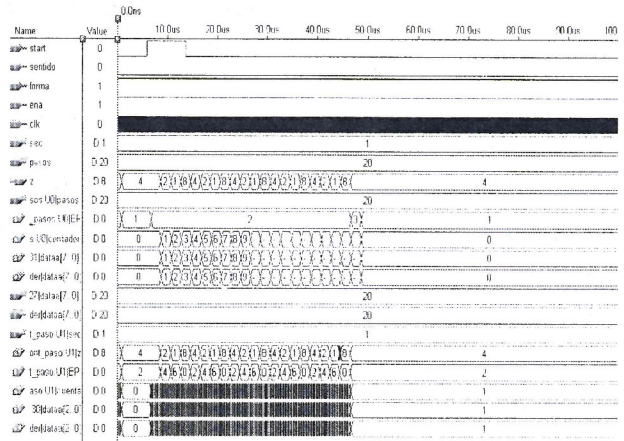


Fig. 19 Simulación del controlador PAP, generando 20 pasos, en secuencia "Wave Drive" en sentido antihorario.

CONCLUSIONES

Fundamentalmente, se logró cumplir con el objetivo principal del proyecto consistente en el control de motores paso a paso mediante un circuito integrado diseñado con el dispositivo FPGA.

El sistema cumple totalmente con las especificaciones y en ese sentido no es necesario realizar ninguna modificación.

Las simulaciones parciales (Bloque "Cont_Paso") se han realizado para el motor PAP "Unipolar" funcionando en las tres secuencias: Normal, Wave Drive y Medio paso; todos ellos sin sentidos horarios y antihorarios, donde podemos apreciar que se cumple totalmente con las secuencias requeridas para su operación.

La simulación final de todo el sistema, ha considerado solo para 20 pasos y también podemos observar que cumple con la lógica de operación del motor PAP.

El diseño realizado, muestra la posibilidad de realizar diseños en el marco del diseño digital avanzado, con características cada vez más especiales y con prestaciones más exigentes.

REFERENCIAS

1. C.B. Gray Longman Scientific., "Electrical Machines and Drive Systems". Technical 1999.

2. **Nasar Syed A.**, "Maquinas eléctricas y electromecánicas", Editorial Marcombo Barcelona, 1995.
3. **Martínez, D. G., Alcalá, J.**, "VHDL El Arte de Programar Sistemas Digitales" Tec. de Monterrey Campus Estado de México, 2005.
4. **Hamblen, J. O., Furman, M. D.**, "Rapid

Prototyping of Digital Systems" Georgia Institute of Technology.

Correspondencia: dutrilla@uni.edu.pe

Recepción de originales: Julio 2006

Aceptación de originales: octubre 2006

